



Контроллер DMA для шины PCI Express

Дмитрий Смахов

«Инструментальные Системы»

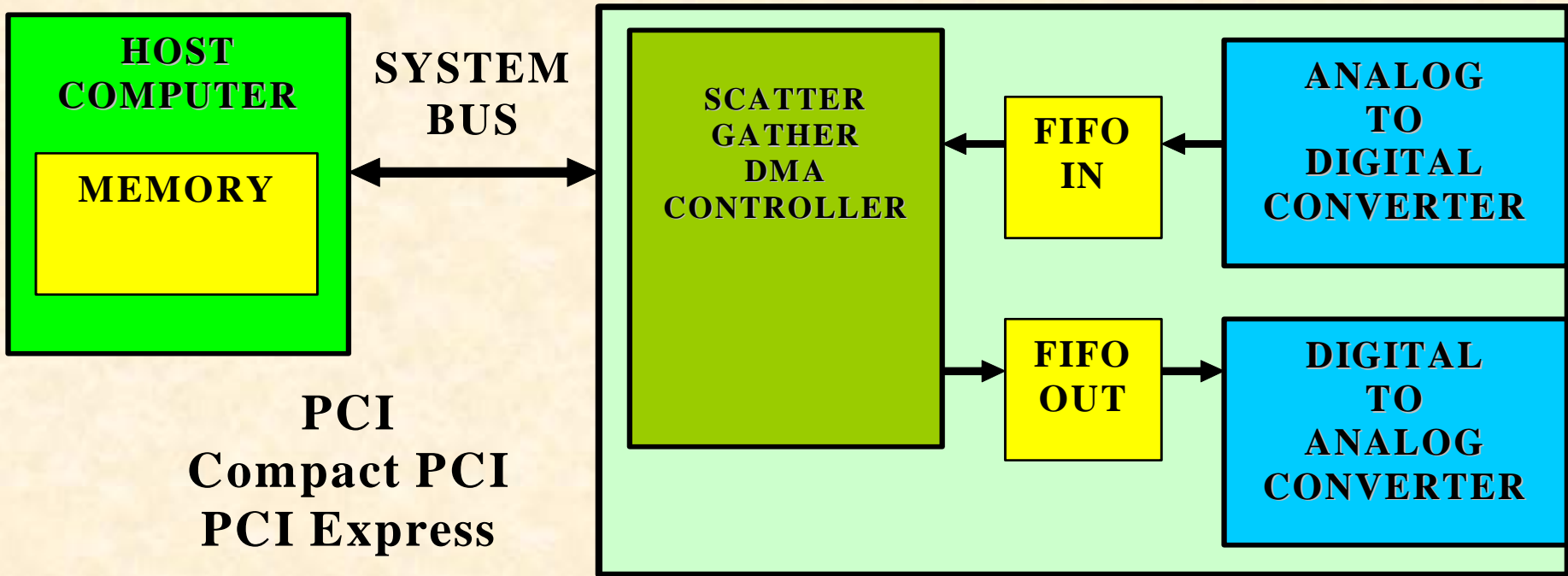
Москва

53-я научная конференция МФТИ

22.11.2010-29.11.2010



СТРУКТУРА СИСТЕМЫ

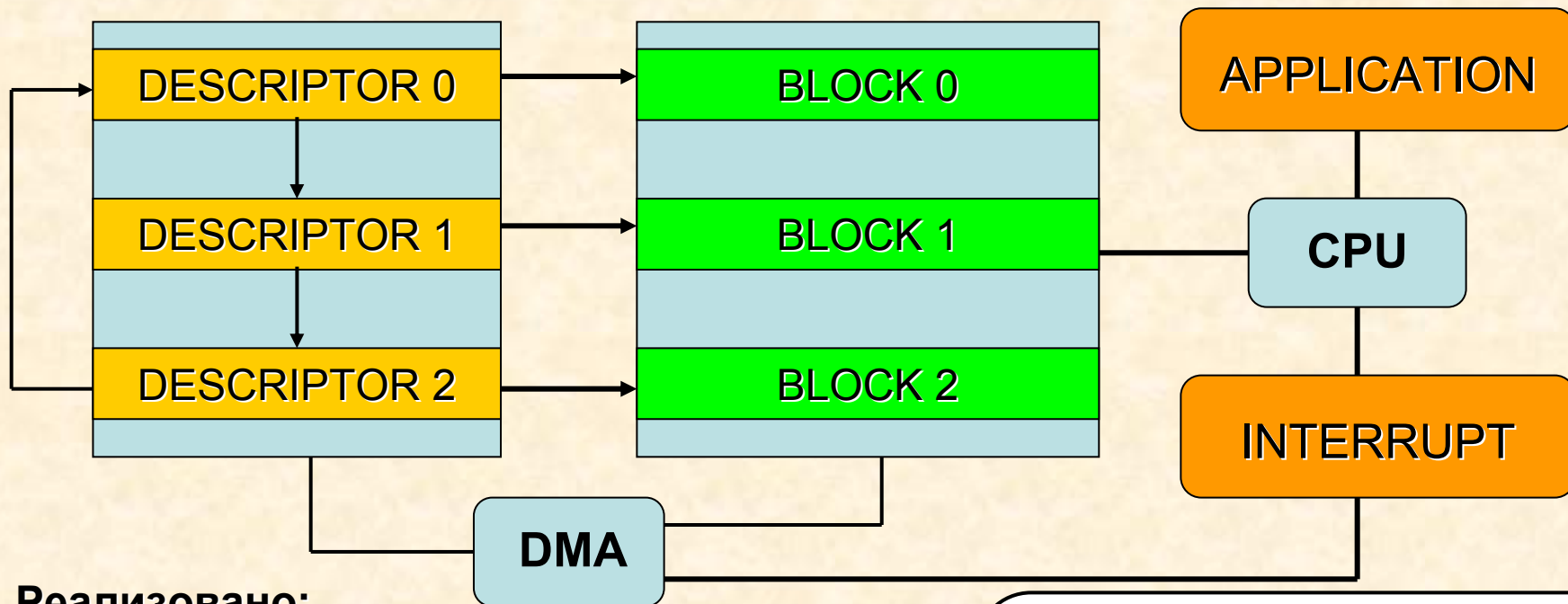




SCATTER-GATHER MODE

ЦЕПОЧКА ДЕСКРИПТОРОВ

БЛОКИ ДАННЫХ



Реализовано:

1. PCI9056, PEX8311 : PLX Technology
2. EZDMA : PLD Application
3. IP Core from Nortwest Logic

ВНИМАНИЕ !!!

**БЛОКИ ДАННЫХ ДОЛЖНЫ
БЫТЬ НЕПРЕРЫВНЫМИ
ПО ФИЗИЧЕСКИМ
АДРЕСАМ**



Доступные решения для ПЛИС

- **LogiCORE Endpoint from Xilinx**
- **DesignWare from Synopsys**
- **EZDMA from PLD Application**



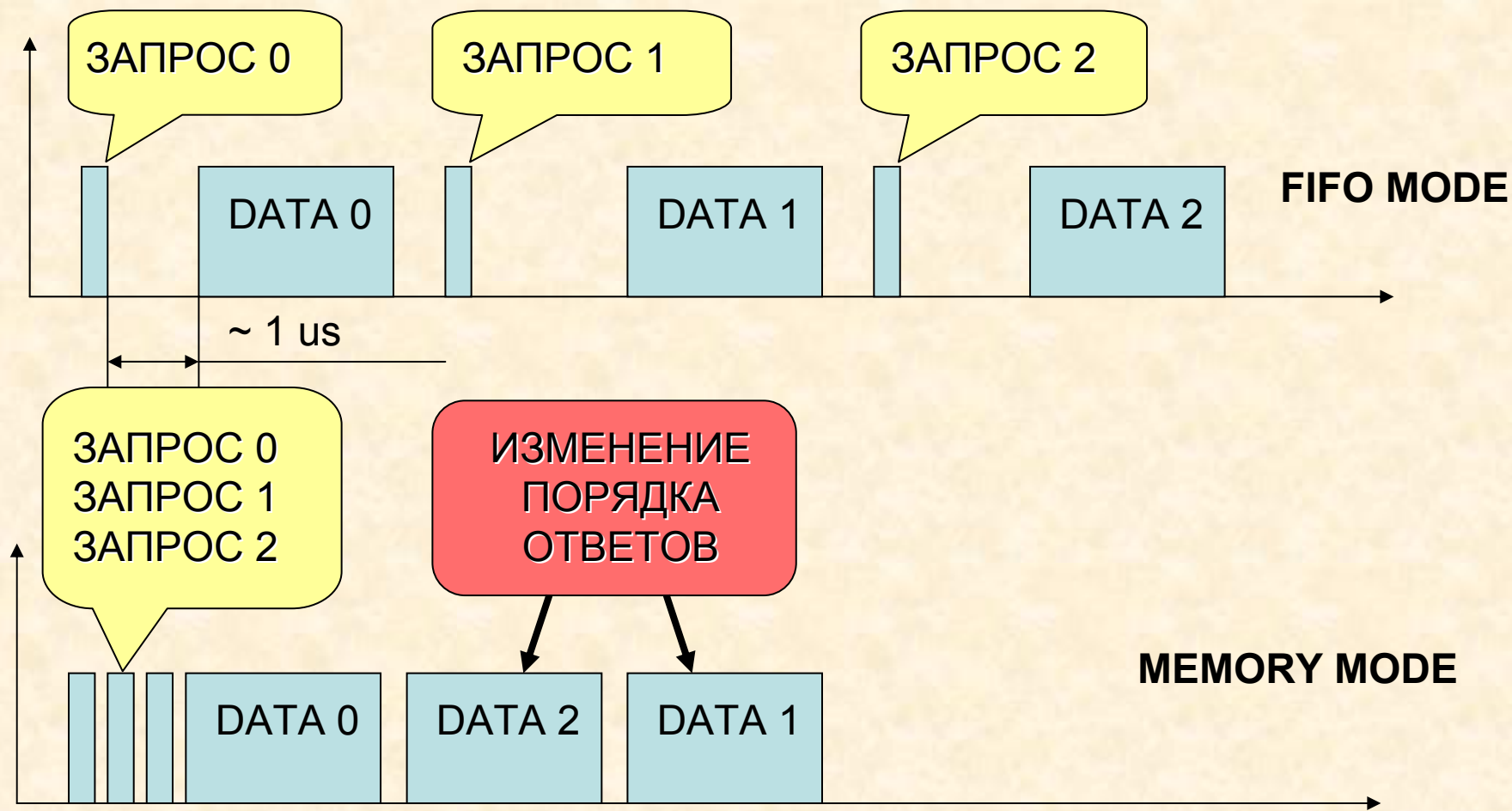
ПРОБЛЕМЫ EZDMA

- **НИЗКАЯ СКОРОСТЬ ПЕРЕДАЧИ ДАННЫХ ИЗ КОМПЬЮТЕРА В УСТРОЙСТВО В РЕЖИМЕ FIFO**
 - **ОШИБКА “COMPLETION TIMEOUT”**
 - **НИЗКАЯ СКОРОСТЬ РАБОТЫ С ФРАГМЕНТИРОВАННОЙ ПАМЯТЬЮ**
-



ПЕРВАЯ ПРОБЛЕМА

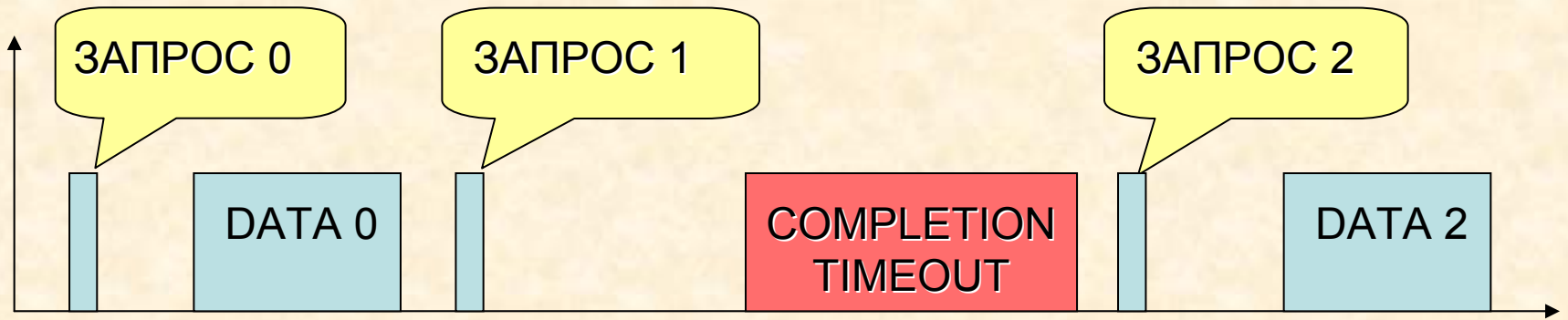
- ◆ НИЗКАЯ СКОРОСТЬ ПЕРЕДАЧИ ДАННЫХ ИЗ КОМПЬЮТЕРА В УСТРОЙСТВО В РЕЖИМЕ FIFO





ВТОРАЯ ПРОБЛЕМА

◆ ОШИБКА «COMPLETION TIMEOUT»



ПАКЕТ DATA 1 ПОТЕРЯН

КОНТРОЛЛЕР DMA ТОЛЬКО ИНФОРМИРУЕТ ОБ ОШИБКЕ,
НО НЕ ИСПРАВЛЯЕТ ЕЁ

P965, P45 chipset – 1 ошибка за 4 часа работы



ТРЕТЬЯ ПРОБЛЕМА

◆ НИЗКАЯ СКОРОСТЬ РАБОТЫ С ФРАГМЕНТИРОВАННОЙ ПАМЯТЬЮ

ДВА СПОСОБА ВЫДЕЛЕНИЯ ПАМЯТИ

SYSTEM MEMORY

- ◆ НЕПРЕРЫВНОСТЬ ПО ФИЗИЧЕСКИМ И ВИРТУАЛЬНЫМ АДРЕСАМ
- ◆ МАЛЕНЬКИЙ РАЗМЕР
- ◆ 128 МБ
- ◆ 32 блока по 4 МБ

DMA читает дескриптор для каждого 4 МБ блока

USER MEMORY

- ◆ НЕПРЕРЫВНОСТЬ ТОЛЬКО ПО ВИРТУАЛЬНЫМ АДРЕСАМ
- ◆ РАЗДЕЛЕНИЕ НА СТРАНИЦЫ ПО 4кБ
- ◆ БОЛЬШОЙ РАЗМЕР
- ◆ 1536 МБ
- ◆ 32 блока по 48 МБ
- ◆ 12288 страницы на блок

DMA читает дескриптор для каждой 4 кБ страницы



ОСНОВНАЯ ИДЕЯ

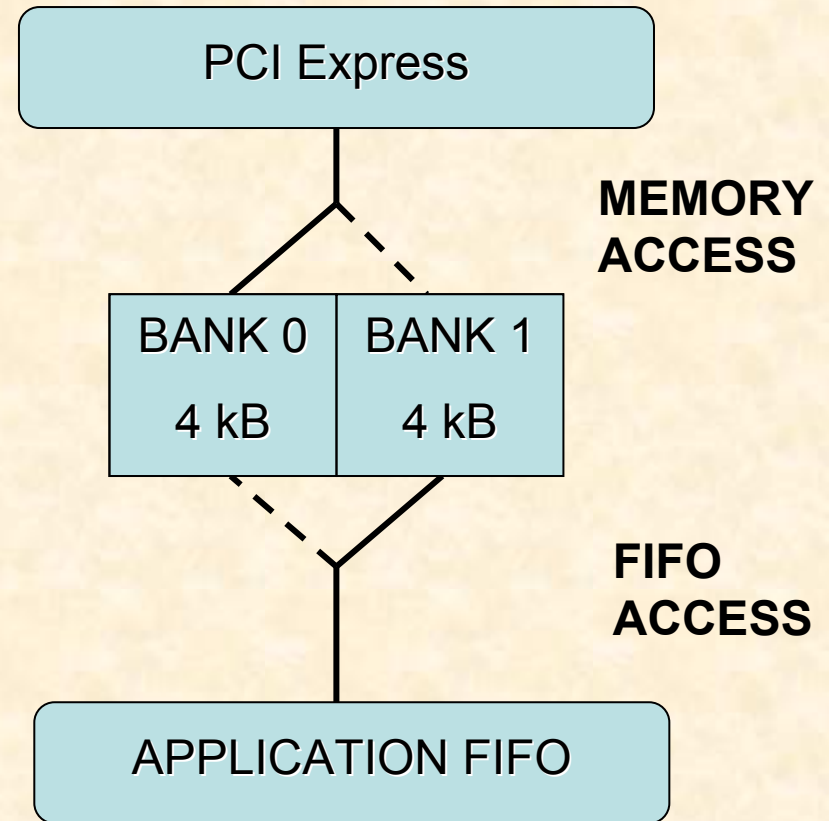
Отдельные дескрипторы
объединяются в блок
дескрипторов

0	SIZE0	ADR0
1	SIZE1	ADR1
2	SIZE2	ADR2
...		
62	SIZE62	ADR62
63	CRC / SIG	NEXT

Размер блока 512 байт

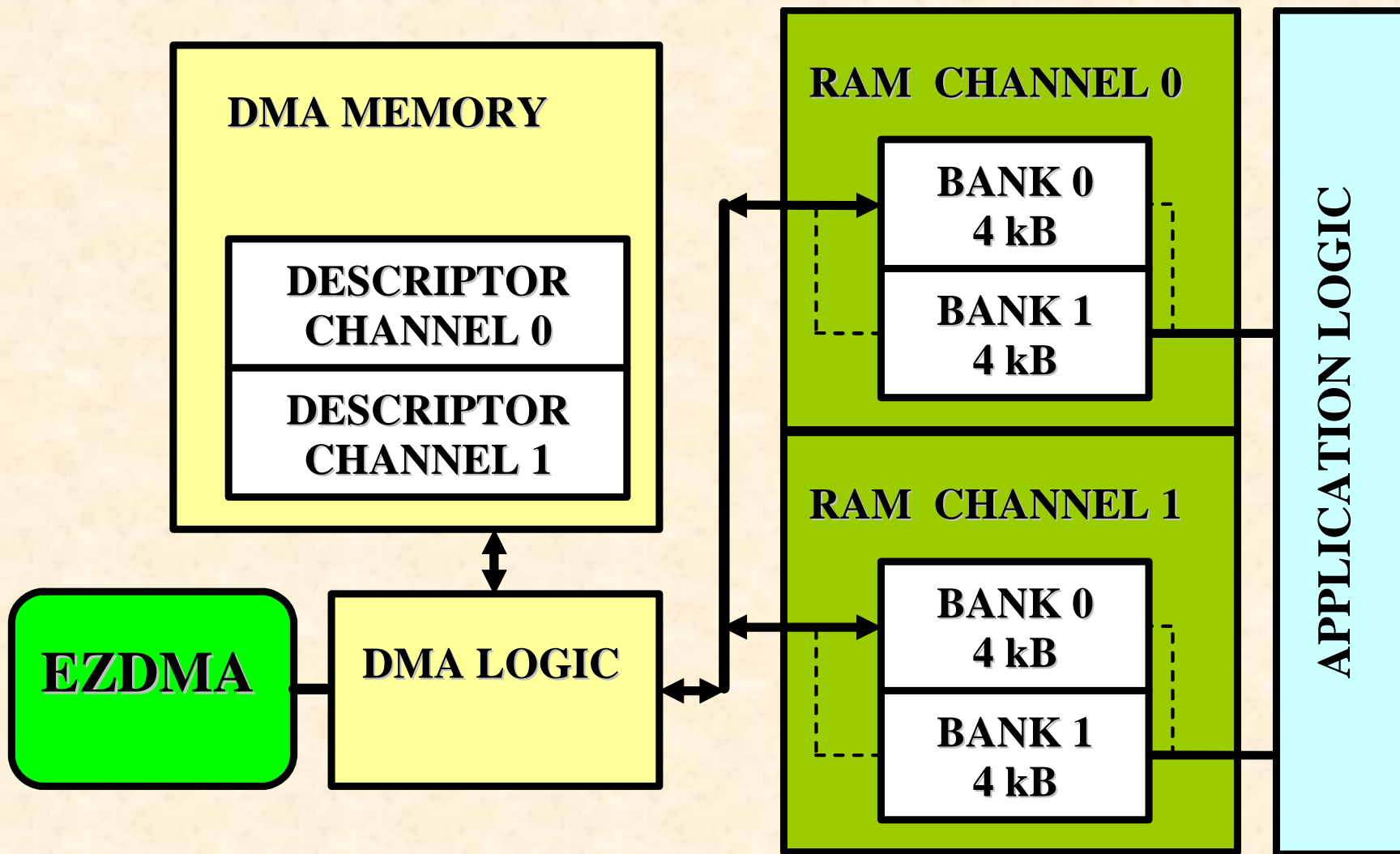
CRC и SIG защищают систему
от ошибок

Вводится специальный блок
двух-банковой и двух-портовой
памяти



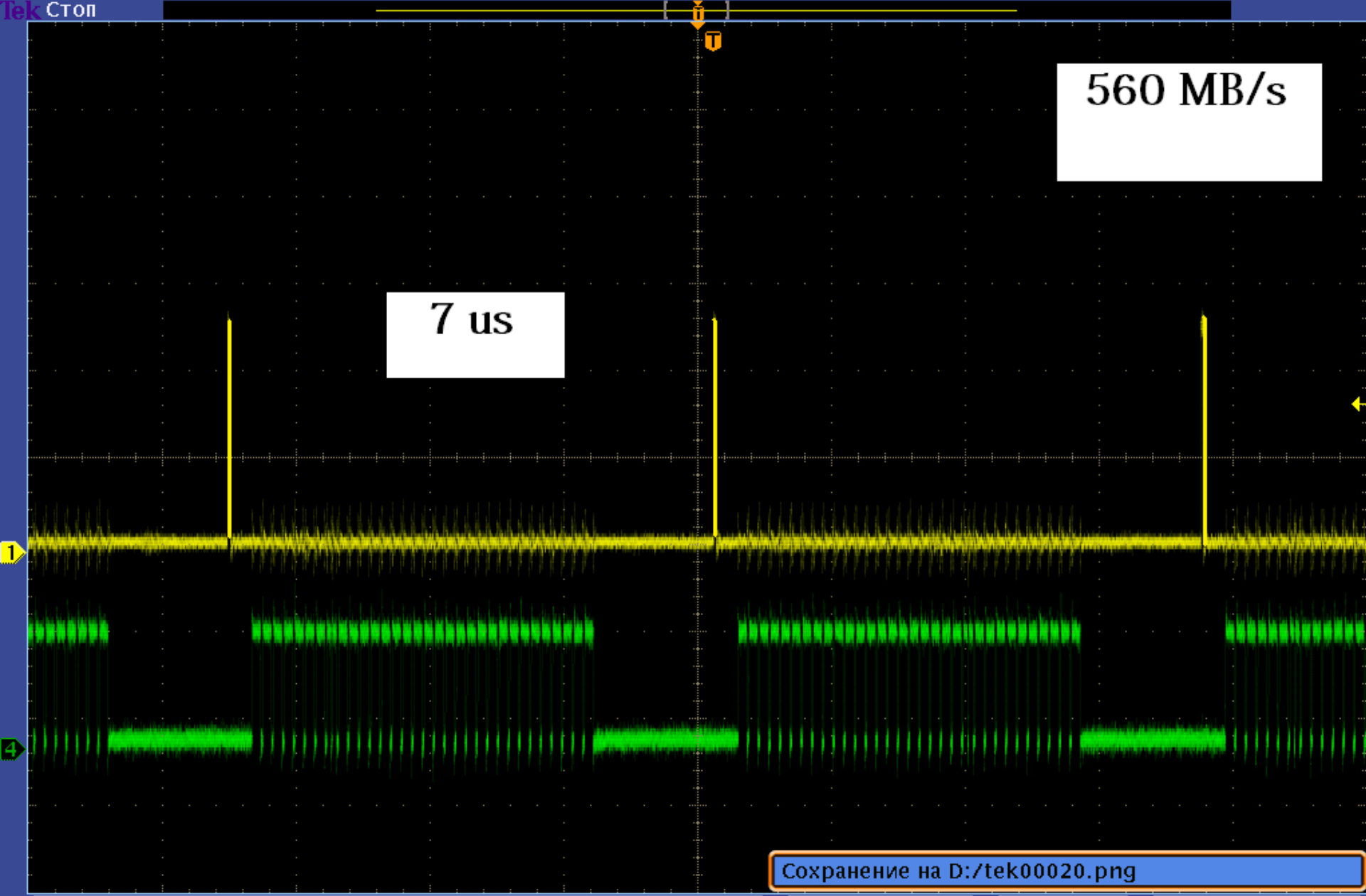


СТРУКТУРНАЯ СХЕМА



560 MB/s

7 us



Сохранение на D:/tek00020.png

1 1.00 В Ω

4 2.00 В

2.00 μs
-248.000 ns

5.00 Gвыб/с
1M точек

1 1.72 В

Тип Фронт

Источник 1

Тип входа Пост. ток

Наклон

Уровень 1.72 В

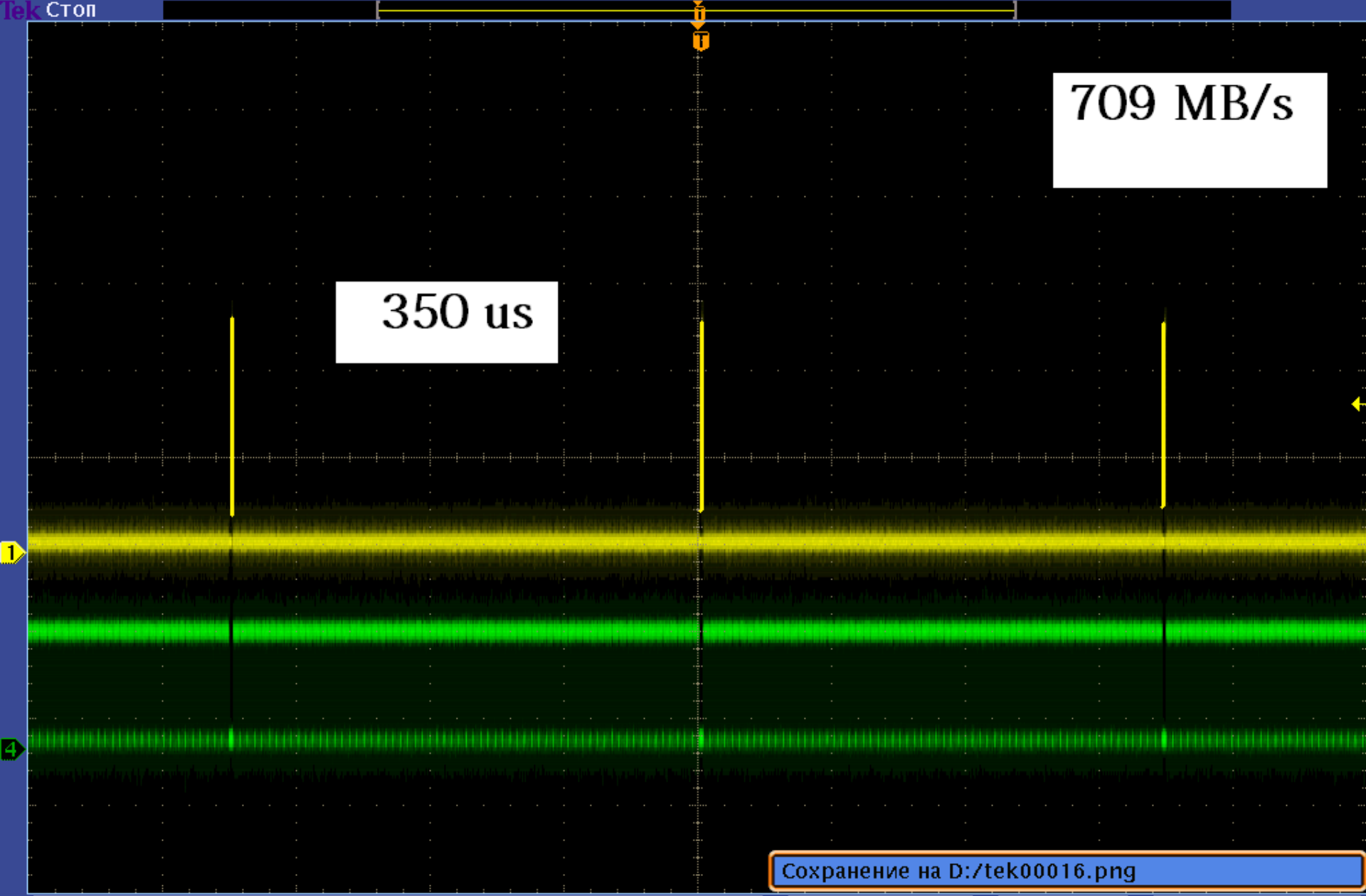
Режим Обычный и задерж.

Настройка синхр. <В>

25 Ноя 2009
20:47:59

709 MB/s

350 us



Сохранение на D:/tek00016.png

1 1.00 В Ω

4 2.00 В

100μс
-3.50000μс

1.00Gвыб/с
1M точек

1 1.72 В

Тип Фронт

Источник 1

Тип входа Пост. ток

Наклон

Уровень 1.72 В

Режим Обычный и задерж.

Настройка синхр. <<В>>

25 Ноя 2009 20:35:31



РЕАЛИЗАЦИЯ

AMBPEX8



Virtex 4 XC4VFX20

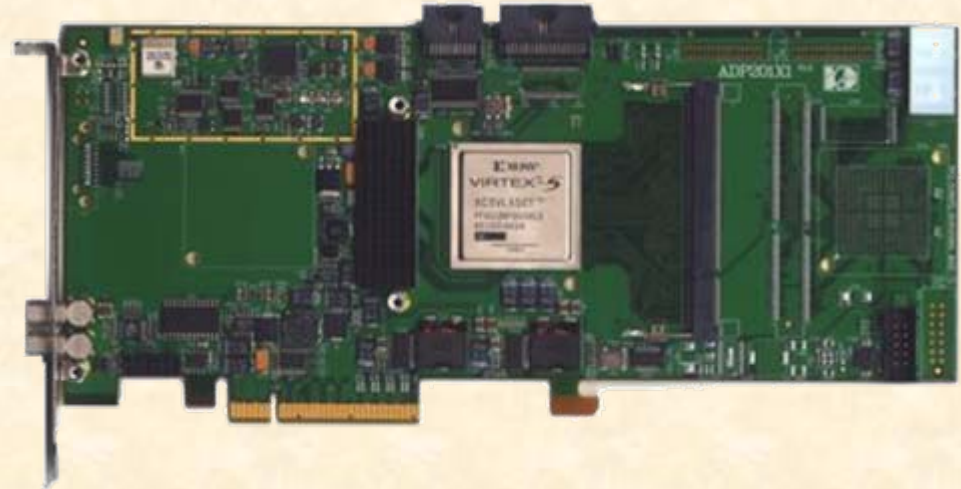
PCI Express x4

DUAL FPGA:

XC4VFX20 – PCIE Controller

XC4VSX35 – APPLICATION

ADP201x1



Virtex 5 XC5VLX50

PCI Express x8

SINGLE FPGA :

APPLICATION and

PCIE Controller



СКОРОСТЬ ОБМЕНА

Модуль	ВВОД ДАННЫХ		ВЫВОД ДАННЫХ	
	SYSTEM 128 MB	USER 1536 MB	SYSTEM 128 MB	USER 1536 MB
ADP201x1 Virtex 5 PCIE x8 INTEL P55	1535 1506	1522 1492	1076	1068
ADP201x1 Virtex 5 PCIE x8 INTEL P45	1440 1373	1420 1362	976	972
AMBPEX8 Virtex 4 PCIE x4 INTEL P55	714	709	521	518



СРАВНЕНИЕ

МОДУЛЬ	ВВОД ДАННЫХ		ВЫВОД ДАННЫХ	
	SYSTEM	USER	SYSTEM	USER
ADP201x1	1534 MB/s	1522 MB/s	1089 MB/s	1086 MB/s
NVIDIA GeForce 8800	1643 MB/s	1273 MB/s	1558 MB/s	1299 MB/s

ASUSTEK P5N-E SLI

PCI Express 1.1 x8



РЕЗУЛЬТАТЫ

**Разработан узел SCATER-GATHER DMA
для ядра EZDMA**

- 1. Быстрая передача данных в режиме FIFO**
 - 2. Коррекция ошибки “Completion Timeout”**
 - 3. Быстрая работа с фрагментированной
памятью**
-



Контакты

«Инструментальные Системы»

Москва

Дмитрий Смехов

WWW: <http://www.insys.ru>

E-mail: dsmv@insys.ru

Спасибо за внимание
