



Устройство быстрой свёртки сигнала длиной 64К на модуле ADP64Z4

**Всеволод Варыпаев
Игорь Меренков
Дмитрий Смехов
Сергей Уваров**

«Инструментальные Системы»

Москва

DSPA-2011

30.03.2011-01.14.2011



ПОСТАНОВКА ЗАДАЧИ

Требуется выполнить сжатие ЛЧМ сигнала и передать данные в компьютер

Параметры:

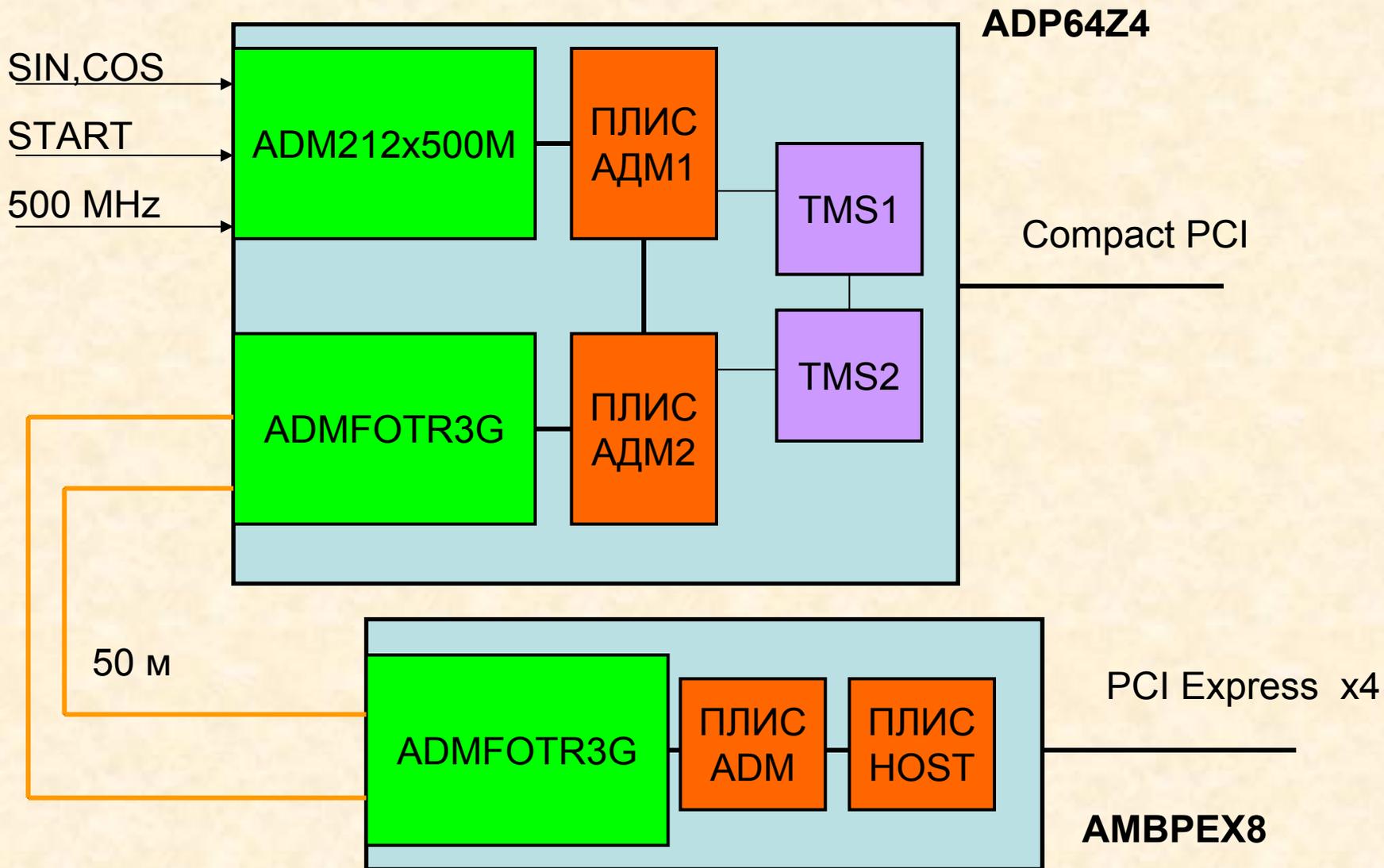
- Частота АЦП: **500 МГц**
- Число разрядов АЦП: **12**
- Период повторения: **250 мкс**
- Длина ЛЧМ сигнала: **до 32768 отсчётов**

Размерность БПФ: **64К**

Скорость передачи данных: **500 Мбайт/с**



СТРУКТУРА СИСТЕМЫ





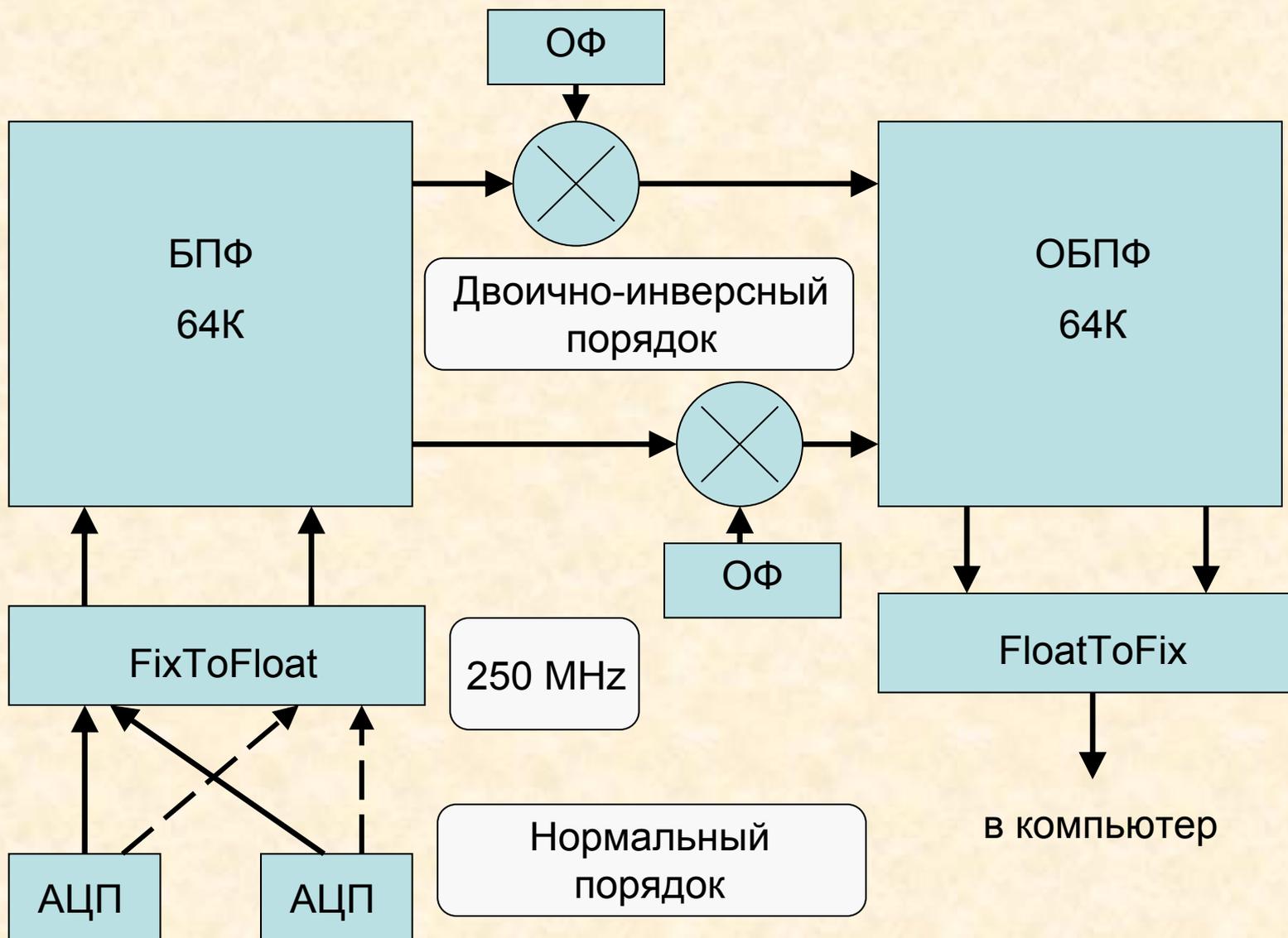
ФОРМАТ *FLOAT18*

Разряды	Название	Описание
17..12	EXP	Порядок
11	SIGN	Знак
10..0	MAN	Мантисса

В мантиссе присутствует скрытый бит



СВЁРТКА

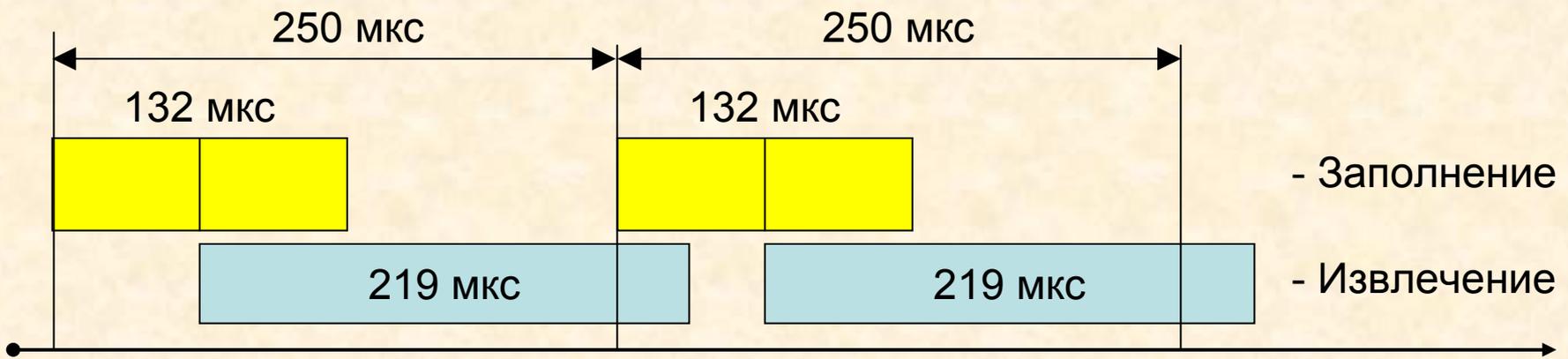
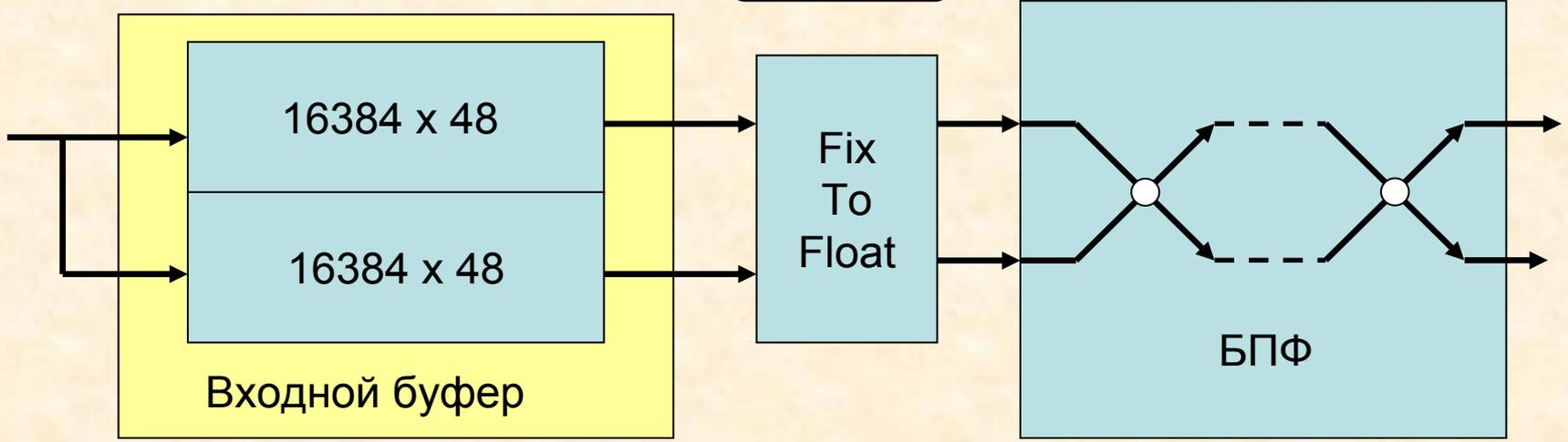




ВХОДНОЙ БУФЕР

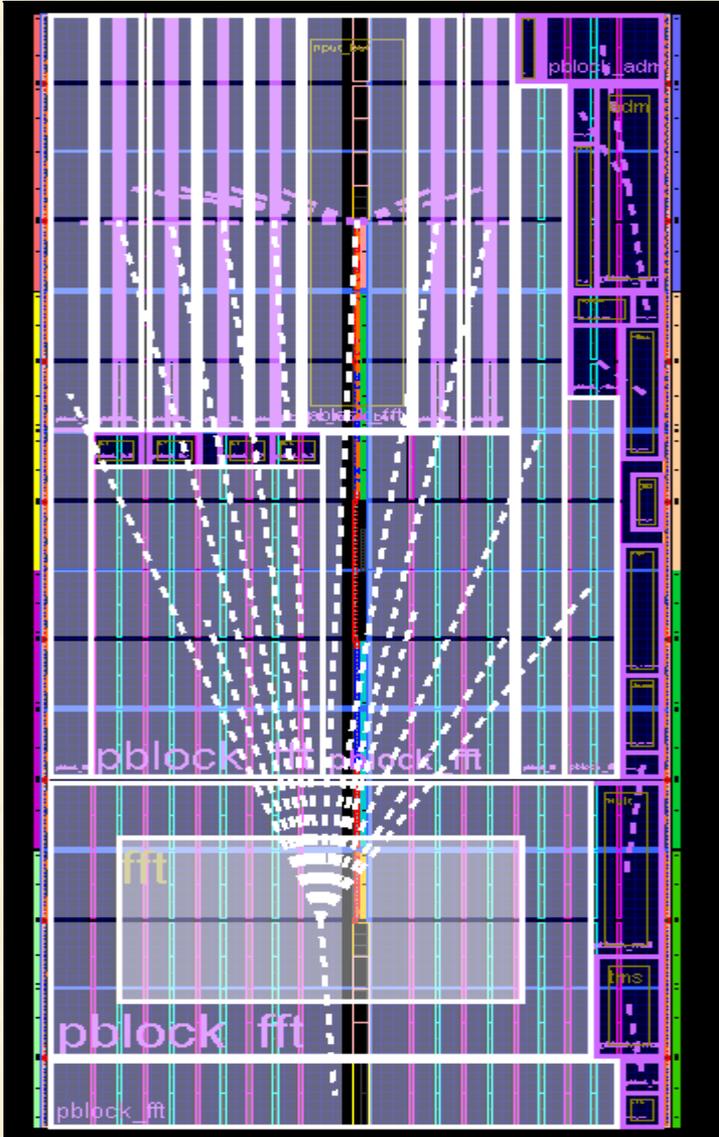
250 MHz

150 MHz





ПЛИС БПФ *Virtex 4 SX55*



Virtex 4 XC4VSX55:

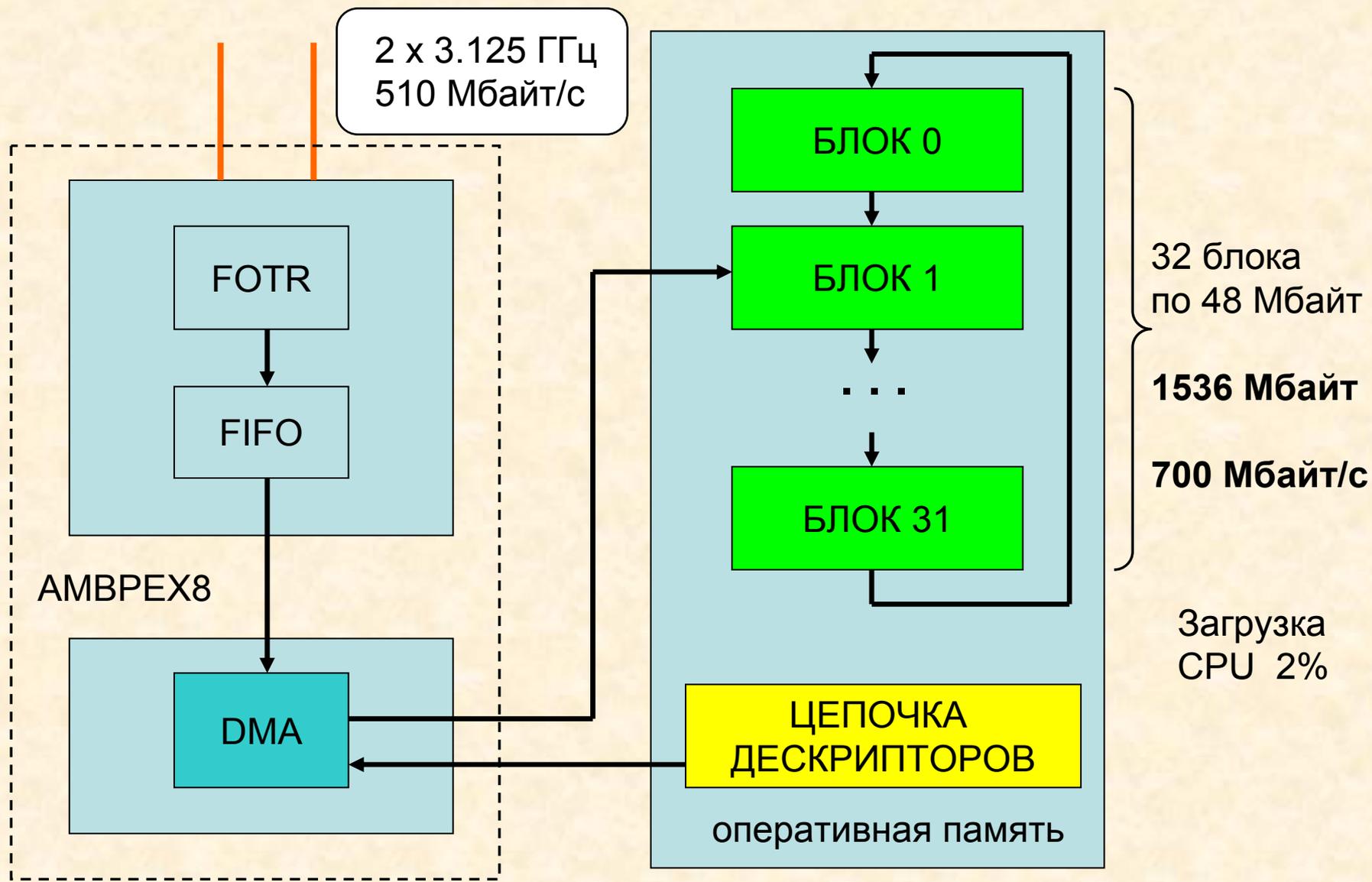
RAMB16:	260 из 320	81%
DSP48s:	309 из 512	60%
Slices:	22,049 из 24,576	89%

Virtex 6 XC6VLX240T:

RAMB16	260 из 832	31 %
DSP48	309 из 768	40 %



ПЕРЕДАЧА В КОМПЬЮТЕР





РЕЗУЛЬТАТЫ

Реализован автономный модуль вычисления быстрой свёртки размером 64К в арифметике с плавающей точкой

Реализован канал связи со скоростью 500 Мбайт/с

Возможно увеличение скорости до 1 Гбайт/с



Контакты

«Инструментальные Системы»

Москва

Дмитрий Смехов

WWW: <http://www.insys.ru>

E-mail: dsmv@insys.ru

Спасибо за внимание
